

Polarización del transistor JFET

Maria Camila Moreno Vergara
mariacmoreno32@gmail.com

Heryan Paternina Pedroza
heryan990121@gmail.com

Jhosua Romero Robles
roblesverde_@hotmail.com

Rodrigo Betancurt Hueso
rodrigo.betancurthueso.com.

Departamento de ingenierías y arquitectura
Universidad de Pamplona
Pamplona, Colombia

Resumen:

Los transistores jfet tienen funciones como amplificadores, buffer, mezcladores, entre otros. Cada transistor cuenta con una hoja de características distintas, por tanto, operan de forma diferente. Para poder usarlos de manera correcta es importante tener su datasheet, con esto se podrá conocer cómo funciona el transistor. Conocer el punto de operación es muy importante para lograr que el transistor funcione de la manera correcta y cumpla el objetivo para el cual se necesita.

Palabras claves: transistor, drenador, surtidor, puerta, autopolarización, voltaje, corriente, resistencia, fuente, multímetro.

I. INTRODUCCION

En el mundo de la electrónica es muy importante conocer bien cómo funcionan, que función o funciones tienen los dispositivos electrónicos y cuáles son los pasos a seguir para que funcionen correctamente. En muchas situaciones las fuentes de alimentación no cubren toda la energía que se requiere para que los circuitos funcionen, para solucionar esto existen unos dispositivos electrónicos que funcionan como amplificadores, estos son los llamados transistores, existen muchos tipos de transistores, cada uno con características diferentes.

El siguiente laboratorio tuvo como objetivo encontrar el punto de operación de los transistores JFET, esto es importante para poder diseñar el circuito conociendo los valores en que el JFET operará y cuánto podrá amplificar.

II. ESTADO DEL ARTE

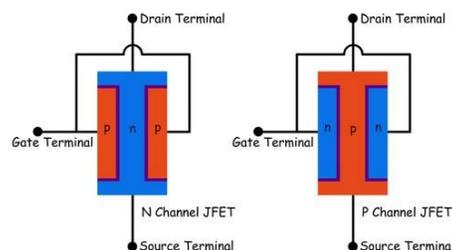
En el transistor de efecto de campo de unión (JFET), la puerta no está aislada del canal por un dieléctrico, sino por una unión PN polarizada inversamente. Se suele fabricar con silicio y habitualmente se presenta en forma de componente discreto. Para aplicaciones de altas frecuencias se han desarrollado transistores rápidos, fabricados con semiconductores del grupo III-V

En el JFET el canal está constituido por una región neutra de semiconductor y su sección se modula por la expansión o contracción de una zona carga espacial de una unión PN polarizada en inversa mediante la tensión de puerta. Los extremos del canal se denominan drenador (D, drain) y surtidos (S, source) respectivamente. La corriente que circula por el canal se denomina de drenador. Si el canal es un tipo N (caso más frecuente para aprovechar la mayor movilidad de los electrones) la región P que forma la unión PN se conoce como región de puerta (G, gate). (Dispositivos electrónicos y fotónicos. Fundamentos, 2003)

Transistor de efecto de campo de unión es un dispositivo semiconductor en la familia de los transistores de efecto de campo. El transistor de efecto de campo es el tipo de transistor que es operado por el campo eléctrico aplicado a través de la unión del dispositivo. Hay principalmente dos tipos de transistor de efecto de campo. Transistor de efecto de campo de unión o JFET y Transistor de efecto de campo semiconductor de óxido metálico o MOSFET.

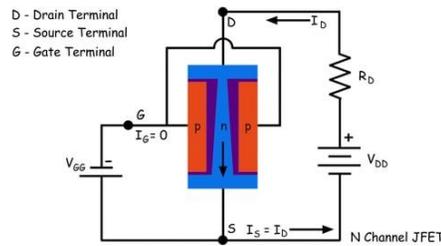
El JFET es un dispositivo controlado por un voltaje de entrada. La corriente a través de JFET se debe al flujo de operadores mayoritarios. Dado que solo los operadores mayoritarios están involucrados en creaciones de corriente en JFET, es un dispositivo unipolar. La impedancia de entrada de un JFET es muy alta.

Hay dos tipos de JFET:



- JFET de canal N

Un n canal JFET está hecho de Si o GaAs barra. La barra está dopada con impurezas tipo n. Un terminal metálico está unido a cada uno de los dos extremos de la barra. Uno de



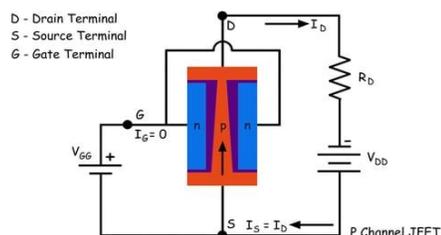
los terminales se llama terminal de drenaje y el otro se llama el terminal de origen. Dos lados de la barra están altamente dopados con impurezas de tipo p. La región que se dopó con impurezas de tipo p se llama región de puerta. Un terminal metálico está conectado a la región de la puerta, y el terminal se llama el terminal de la puerta.

- JFET de canal P

Del mismo modo, un JFET tipo P está hecho de Si o GaAs barra dopada con impurezas tipo p. Los lados de la barra están altamente dopados con impurezas tipo n. Aquí también el drenaje y el terminal de origen están conectados a dos extremos de la barra. El terminal conectado a la región de tipo n lateral es el terminal de puerta.

Nótese bien: Aquí en ambos tipos de transistor de efecto de campo de unión, tanto el drenaje como el terminal de origen pueden ser intercambiables.

Si se aplica una tensión entre el desagüe y la fuente. Terminal, una corriente comienza a fluir a través del dispositivo. El espacio entre dos regiones dopadas opuestamente se denomina canal del dispositivo. La corriente fluye a través del canal debido a la deriva de los operadores mayoritarios. La mayoría de los operadores que ingresan al canal a través del terminal se refieren al terminal de origen y el terminal a través del cual la mayoría de los operadores abandonan el canal se denomina terminal de drenaje. (riverglennaps, s.f.)



III. DISEÑO METODOLOGICO

Al iniciar la práctica de laboratorio, se montó el circuito sugerido por el profesor en la protoboard, utilizando primero el jfet de referencia J111 como se muestra en la siguiente figura.

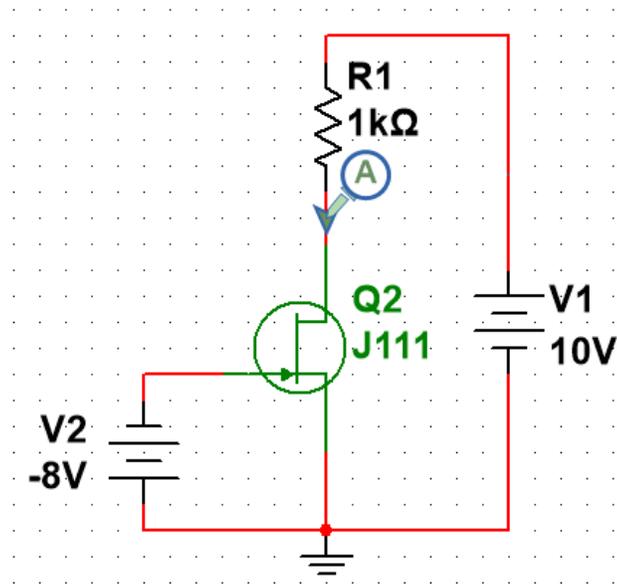


Fig. 1. Circuito con el transistor J111.

Teniendo el circuito de la figura 1 montado en la protoboard, el siguiente paso era configurar la fuente para que nos suministrara un voltaje de 10V en el drenador del transistor J111, dicho voltaje de la fuente V1 se va mantener fijo durante la practica.

Cabe recalcar que una conexión importante seria el voltaje negativo V2 que se va a aplicar en la puerta del transistor J111, esto con el fin de ir variando dicho voltaje en la puerta y obtener los valores practicos de I_D (corriente en el drenador) y V_{DS} (voltaje drenador-surtidor). Dicho voltaje aplicado en la puerta empezara desde -8V.

Teniendo nuestro circuito con el transistor J111 alimentado por las fuentes V1 y V2. Empezaremos a variar V2 y tomar las medidas necesarias de I_D y V_{DS} . Para el caso del transistor J111 se obtienen 26 datos en donde sus primeros 16 datos varían 0.2V hasta llegar a -5V. los siguientes 10 datos varían 0.5V hasta llegar a los 0V. (Los datos obtenidos se pueden observar en mediciones y analisis de resultados, tabla I.)

Al obtener todos los datos necesarios con el transistor J111 se procede a modificar dicho circuito y trabajar con el transistor J112.

Ahora, para trabajar con el transistor J112 es necesario modificar nuestro voltaje en la puerta y dicho voltaje en la puerta empezara desde -3.8V. la configuración para este nuevo circuito se muestra en la figura 2.

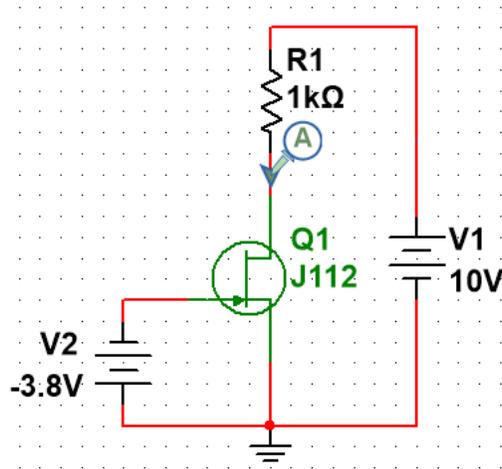


Fig. 2. Circuito con el transistor J112.

Teniendo nuestro circuito con el transistor J112 alimentado por las fuentes V1 y V2. Empezaremos a variar V2 y tomar las medidas necesarias de I_D y V_{DS} . Para el caso del transistor J112 se obtienen 14 datos en donde sus primeros 10 datos varían 0.2V hasta llegar a -2V. los siguientes 4 datos varían 0.5V hasta llegar a los 0V. (Los datos obtenidos se pueden observar en mediciones y análisis de resultados, tabla II.)

Abreviaciones y acronimos

- ✓ JFET: Transistor de efecto de campo de unión.
- ✓ MOSFET: Transistor de efecto de campo metal oxido semiconductor.
- ✓ Si: Silicio.
- ✓ GaAs: Arseniuro de galio.
- ✓ V_{DS} : Voltaje drenador-surtidor.
- ✓ V_{GS} : Voltaje puerta-surtidor.
- ✓ I_D : Corriente de drenador.
- ✓ R_S : Resistencia de surtidor.
- ✓ R_D : Resistencia de drenador.
- ✓ V_{DD} : Voltaje fuente de drenador.
- ✓ V_p : También puede ser el mismo V_{GS}
- ✓ DC: Corriente directa

A. Unidades

- Voltaje [V]
- Corriente [A]

- Resistencia [Ω]

B. Ecuaciones

$$V_{DS} = V_D - V_S \quad (1)$$

$$V_{GS} = V_G - V_S \quad (2)$$

Aplicando LVK en la puerta-surtidor

$$V_{GS} = -I_D R_S \text{ ECU. RECTA DE CARGA} \quad (3)$$

Realizando LVK en el drenador-surtidor

$$V_{DS} = V_{DD} - I_D (R_D + R_S) \quad (4)$$

$$I_D = I_{DSS} \left[1 + \frac{-I_D R_S}{V_P} \right]^2 \quad (5)$$

C. Algunas fuentes de error.

- En la etapa de toma de medidas y al momento de armar el circuito, no se presentaron errores o imprevistos durante el proceso debido algunas malas conexiones las cuales se resolvieron con la ayuda del docente a cargo.
- Los errores sistemáticos que pueden tener en ciertas ocasiones los equipos requeridos para realizar el laboratorio pueden ocasionar errores en los datos que se toman, consecuente a esto se puede usar de manera errónea el transistor o en dado caso llegar a dañarlo.

Infométrica

IV. MEDICIONES Y ANALISIS DE RESULTADOS

A continuación, se harán dos secciones para organizar de forma ordenada cada una de las tomas de datos, gráficas y tablas de cada transistor.

Para tomar los valores reales de I_{DSS} y v_p de cada transistor, se implementó la siguiente configuración.

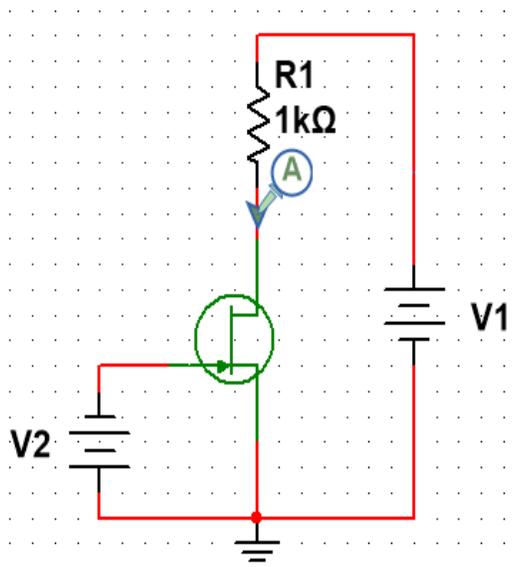


Fig. 3. Circuito sugerido en la clase para encontrar los valores reales de I_{DSS} y v_p .

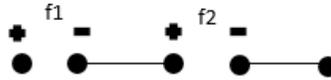


Fig. 4. Configuración de la fuente para utilizar los voltajes negativos.

Se usaron las siguientes fórmulas para el análisis teórico:

J111:

$$I_{DSS}=102.2\text{mA}$$

$$V_p=-8\text{v}$$

Método gráfico:

- $V_{GS}=-4\text{V}$
- $I_D = \frac{-(-4\text{V})}{390\Omega} = 10.25\text{mA}$

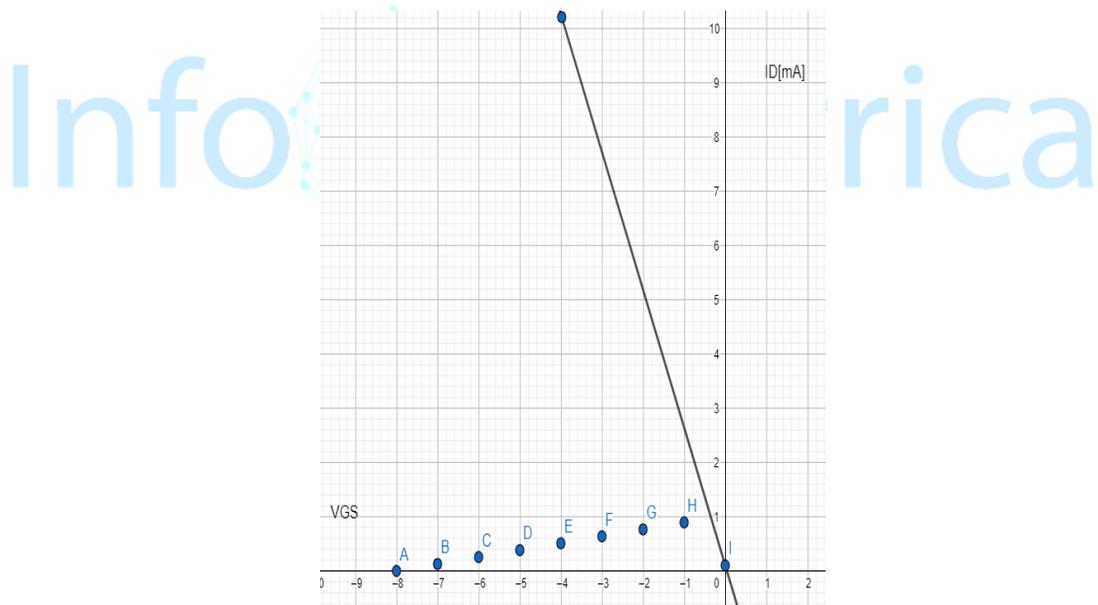


Fig. 5. Curva de transferencia J111.

Método matemático:

$$I_D^2 \frac{(390\Omega)^2}{(-8\text{V})^2} + I_D \left[\frac{2 * 390\Omega}{-8\text{V}} - \frac{1}{102.2\text{mA}} \right] + 1 = 0$$

a=2376.5625 b=-107.2847 c=1

$$I_{D1}=0.031\text{A}$$

$$I_{D2}=0.013\text{A}$$

$$V_{GS1} = -(0.031A)(390\Omega) = -12.09V$$

$$V_{GS2} = -(0.0131A)(390\Omega) = -5.07V$$

$$V_S = (0.013A)(390\Omega) = 5.07V$$

$$V_D = 18V - (0.013A)(4.7K\Omega) = -43.7V [1]$$

$$V_{DS} = 5.07 - (-43.07V) = 48.14V [2]$$

J112:

$$I_{DSS} = 47.2mA$$

$$V_P = -3.8V$$

Método gráfico:

- $V_{GS} = -2V$
- $I_D = \frac{-(-2V)}{390\Omega} = 5.12mA$

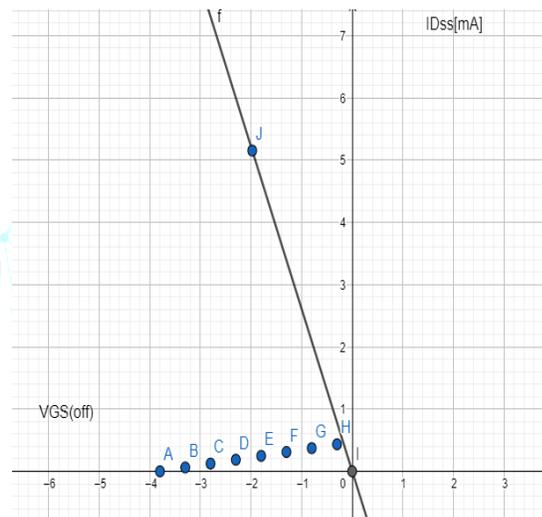


Fig. 6. Curva de transferencia J112.

Método matemático:

$$I_D^2 \frac{(390\Omega)^2}{(-3.8V)^2} + I_D \left[\frac{2 * 390\Omega}{-3.8V} - \frac{1}{47.2mA} \right] + 1 = 0$$

$$a=10533.247 \quad b=-226.449 \quad c=1$$

$$I_{D1} = 0.0152A$$

$$I_{D2} = 6.20mA$$

$$V_{GS1} = -(0.0152A)(390\Omega) = -5.928V$$

$$V_{GS2} = -(6.20mA)(390\Omega) = -2.418V$$

$$V_S = (6.20mA)(390\Omega) = 2.418V$$

$$V_D = 18V - (6.20mA)(4.7K\Omega) = -11.14V [1]$$

$$V_{DS} = 2.418 - (-11.14V) = 13.558V [2]$$

Las ecuaciones marcadas con [1] y [2] arrojaron valores en un rango algo dudable, a lo que se asume algunos errores durante la práctica.

A. *Graficas del comportamiento de los transistores.*

Valores prácticos:

JFET 111:

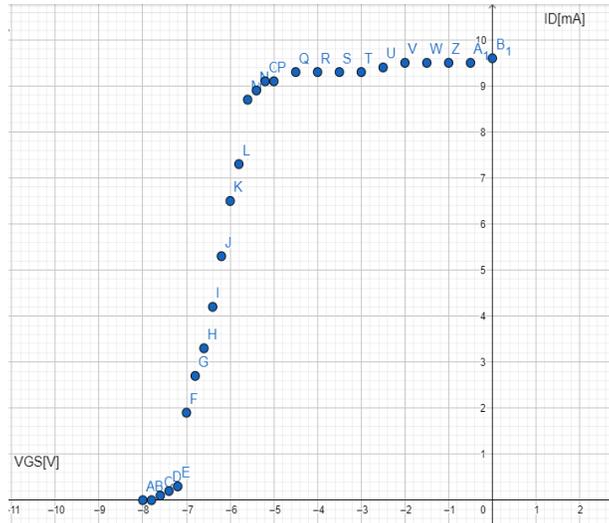


Fig. 7. Grafica para $v_{GS}(\text{off})$ y I_D medidos en la practica.

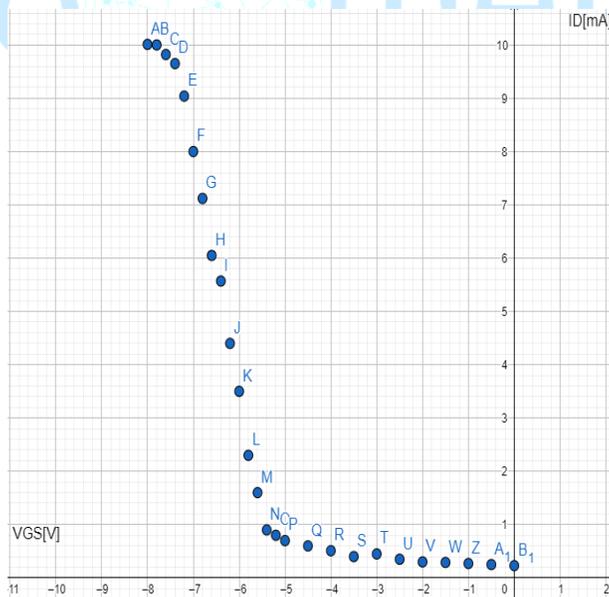


Fig. 8. Grafica para V_{DS} y I_D medidos en la practica.

JFET 112:

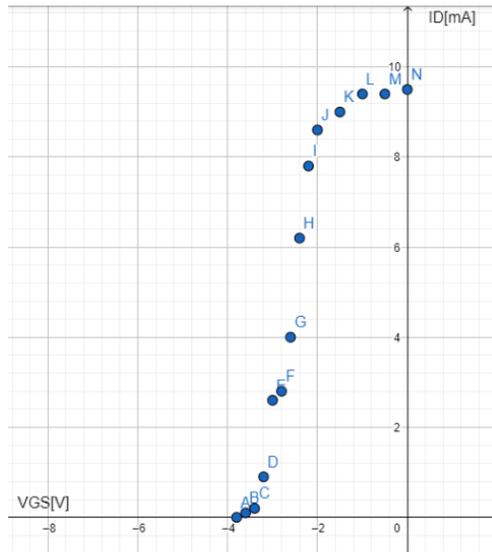


Fig. 9. Grafica para v_{GS} (off) y I_D medidos en la practica.

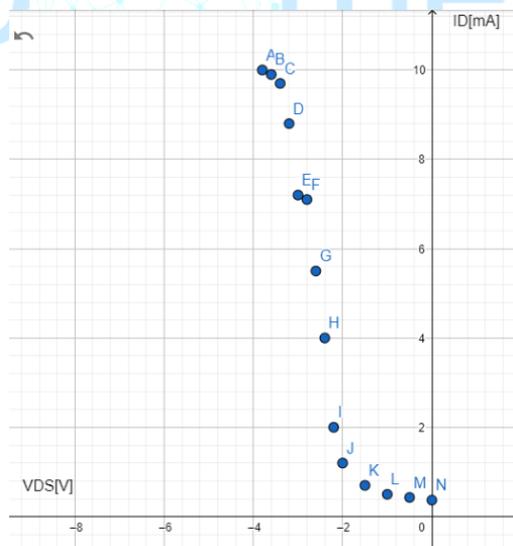


Fig. 10. Grafica para V_{DS} y I_D medidos en la practica.

B. Figuras y tablas

Una vez terminada la etapa de recolección de datos y mediciones, se sistematizaron los datos obtenidos en dos secciones diferentes para poder organizar con graficas y tablas el presente laboratorio, una seccion para el transistor J111 y otra para el J112. Se hace la observacion de que algunos valores presentan un valor considerable

de porcentaje de error algo elevados que hacen contrastar los parámetros obtenidos y medidos prácticos y teóricos. Los parámetros de I_D están medidos en mA.

TABLE I. MEDICIONES DEL J111.

V_{GS}	I_D [mA]	V_{DS} [V]
-8V	0	10.01
-7.8V	0	10
-7.6V	0.1	9.82
-7.4V	0.2	9.65
-7.2V	0.3	9.04
-7.0V	1.9	8
-6.8V	2.7	7.12
-6.6V	3.3	6.05
-6.4V	4.2	5.57
-6.2V	5.3	4.4
-6.0V	6.5	3.5
-5.8V	7.3	2.3
-5.6V	8.7	1.6
-5.4V	8.9	0.9
-5.2V	9.1	0.8
-5.0V	9.1	0.7
-4.5V	9.3	0.6
-4.0V	9.3	0.51
-3.5V	9.3	0.45

-3.0V	9.3	0.4
-2.5V	9.4	0.35
-2.0V	9.5	0.3
-1.5V	9.5	0.29
-1.0V	9.5	0.27
-0.5V	9.5	0.25
-0V	9.6	0.23

TABLE II. MEDICIONES DEL J112.

V_{GS}	I_D [mA]	V_{DS} [V]
-3.8v	0	10
-3.6v	0.1	9.9
-3.4v	0.2	9.7
-3.2v	0.9	8.8
-3.0v	2.6	7.2
-2.8v	2.8	7.1
-2.6v	4	5.5
-2.4v	6.2	4
-2.2v	7.8	2
-2.0v	8.6	1.2
-1.5v	9	0.7
-1.0v	9.4	0.5

-0.5v	9.4	0.43
0v	9.5	0.37

TABLE III. PARAMETROS DEL J111.

Dato	Sistematización de datos		
	Porcentaje de error	Practico	Teórico
VGS	74.35%	-1.3V	-5.07V
Vs	72.38%	1.4V	5.07V
VDS	103.28% -	0.1038V	-48.7V
VD	103.661% -	1.6V	-43.7V
ID	73.07%	3.5mA	0.013A
IG	0%	0uA	0uA

TABLE IV. PARAMETROS DEL J112.

Dato	Sistematización de datos		
	Porcentaje de error	Practico	Teórico
VGS	38%	-1.24V	-2V
VS	42.9%	1.38V	2.418V
VDS	0.132%	-13.57V	-13.588V
VD	113.86% -	1.59V	-11.47V
ID	43.54%	3.5mA	6.20mA
IG	0%	0uA	0uA

Los espacios con – sugieren de que el porcentaje fue mayo a 100%.

CONCLUSIONES

Se aprendió a cómo usar el datasheet del transistor para poder realizar el montaje del circuito y así determinar el punto de operación del transistor, esto es importante para cuando se quiera leer la hoja de características de cualquier dispositivo electrónico.

Para graficar las curvas de conductancia de cada transistor se realizó un circuito auxiliar que permitía encontrar el v_{GS} , V_{DS} y la I_{DSS} reales de cada JFET utilizando voltajes negativos debido a la configuración de la fuente.

Se pudo observar que los parámetros anteriormente mencionados en el párrafo anterior, pueden variar de formas considerables e incluso ni siquiera llegar a calentarse o a sufrir alguna situación relacionada mientras se tomaban las mediciones.

Se pudo constatar que la zona en la que trabajaron los transistores J111 y J112 es la zona activa.

AGRADECIMIENTOS

Los estudiantes del curso de electrónica 2 manifiestan su gratitud con el docente de la materia por los conocimientos brindados durante las clases de la asignatura, con esto se pudo realizar el laboratorio y ampliar los conocimientos sobre los transistores JFET.

REFERENCIAS

(2003). En J. C. Lluís Prat Viñas, Dispositivos electrónicos y fotónicos. Fundamentos (págs. 302,359). Barcelona: EDICIONS UPC.

AB Niño., (2018), Micro turbina Peltón, una solución real de energía para zonas no interconectadas (ZNI). Revista Colombiana de Tecnologías de Avanzada, ISSN: 1692-7257.

CSH Tolosa, BC Eugenio., (2017), Desarrollo de libros electrónicos: “taller pedagógico”. Revista Colombiana de Tecnologías de Avanzada ISSN: 1692-7257

Ferrin,C. & Magdalena, X. (2013). Sistema de extracción automática de parámetros morfológicos de la huella plantar mediante técnicas de visión por computador en un sistema embebido. Revista colombiana de tecnologías de avanzada, ISSN: 1692-7257, 1(23), pp 80-86.

J Pérez, J Castro., (2018), LRS1: Un robot social de bajo costo para la asignatura “Programación 1”. Revista Colombiana de Tecnologías de Avanzada, ISSN: 1692-7257.

Márquez, L. E., Abdo, Y. N., & Ángulo, F. J. (2015). Prototipo de control de acceso a aulas y registro automático de asistencia. Revista colombiana de Tecnologías Avanzadas, Vol 2, No. 26, 41-47.

riverglennapts. (s.f.). Obtenido de <https://riverglennapts.com/es/synchronous-motor/>

T Velásquez, E Espinel, G Guerrero (2016). Estrategias pedagógicas en el aula de clase. Revista Colombiana de Tecnologías de Avanzada, ISSN: 1692-7257.

